

RUN AWAY MONITORING DEVICE, RUN AWAY SUPERVISORY METHOD, MICROCOMPUTER AND INFORMATION PROCESSING METHOD

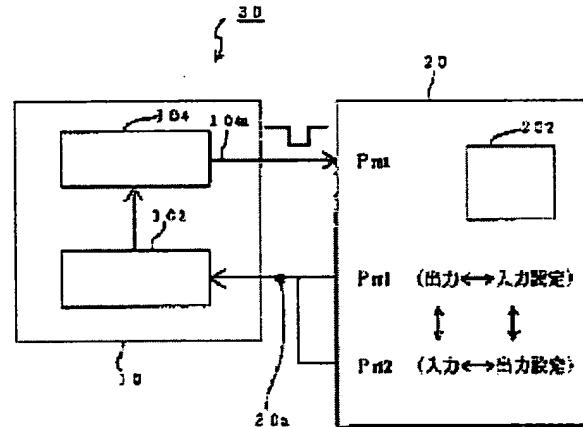
Patent number: JP10293703
Publication date: 1998-11-04
Inventor: MATSUDA TOMOYUKI
Applicant: YAZAKI CORP
Classification:
 - international: G06F11/30; G06F1/24
 - european:
Application number: JP19970100403 19970417
Priority number(s): JP19970100403 19970417

[Report a data error here](#)

Abstract of JP10293703

PROBLEM TO BE SOLVED: To provide a run away monitoring function which detects a run away state of a microcomputer and a run away state of an I/O port and executes initialization.

SOLUTION: This device has a processor 202 which executes control that outputs a state signal 20a from an output port Prt1 to a run away monitoring device 10, executes control that performs phase comparison of the signal 20a which is received by an input port Prt2 with a pulse pattern and stops the output state of the signal 20a from the port Prt1 and carries out initialization of the port Prt1 when an event signal 104a is received.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-293703

(43)公開日 平成10年(1998)11月4日

(51)Int.Cl.⁶

G 0 6 F 11/30
1/24

識別記号

3 1 0

F I

G 0 6 F 11/30
1/00

3 1 0 E
3 5 0 A

審査請求 未請求 請求項の数36 O L (全 25 頁)

(21)出願番号

特願平9-100403

(71)出願人 000006895

矢崎総業株式会社

東京都港区三田1丁目4番28号

(22)出願日

平成9年(1997)4月17日

(72)発明者 松田 知幸

静岡県榛原郡榛原町布引原206-1 矢崎
部品株式会社内

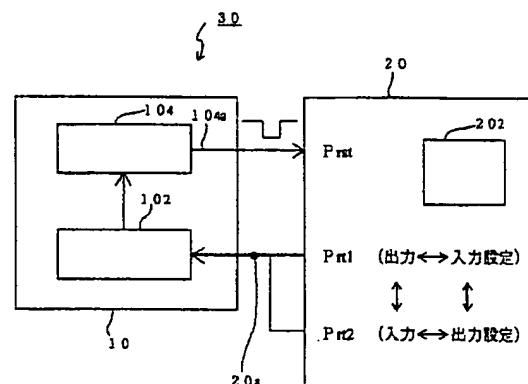
(74)代理人 弁理士 濱野 秀雄 (外1名)

(54)【発明の名称】 暴走監視装置並びに暴走監視方法、及びマイクロコンピュータ並びに情報処理方法

(57)【要約】

【課題】 マイクロコンピュータ20の暴走状態、I/Oポート暴走状態を検出してイニシャライズを実行する暴走監視機能を実現すること。

【解決手段】 状態信号20aを出力ポートPrt1から暴走監視装置10に出力する制御を実行し、入力ポートPrt2, …, Prtnで受信した状態信号20aとバ尔斯バターンを位相比較して出力ポートPrt1からの状態信号20aの出力状態を停止する制御を実行し、イベント信号104aを受信した際に出力ポートPrt1のイニシャライズを実行するプロセッサ202を有する。



1 0 … 暴走監視装置 (ウォッチ・ドッグ・タイマ)

1 0 2 … タイミング検出手段

1 0 4 … イベント判定手段

1 0 4a … イベント信号 (リセット信号)

2 0 … マイクロコンピュータ

2 0 a … 状態信号

2 0 2 … プロセッサ

P rt1 … 第1ポート

P rt2 … 第2ポート

P rt … リセット端子

【特許請求の範囲】

【請求項1】 装置上の未使用状態にある出力ポートから所定の信号パターンに基づいて出力された状態信号を受信し、当該受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成するタイミング検出手段と、

前記位相信号に基づいて前記状態信号が前記信号パターンと位相が一致しないと判定した際に、前記出力ポートの制御状況に異常が発生した可能性がある旨を知らせるイベント信号を生成するイベント判定手段を有する、ことを特徴とする暴走監視装置。

【請求項2】 前記信号パターンは所定のパルスパターンであって、

前記出力ポートが前記パルスパターンに基づいて前記状態信号を作成し、

前記タイミング検出手段が前記状態信号と前記パルスパターンを位相比較して前記位相信号を生成し、

前記イベント判定手段が、前記位相信号に基づいて前記状態信号が前記パルスパターンと位相が一致しないと判定した際に前記イベント信号を生成するを有するように構成されている、

ことを特徴とする請求項1に記載の暴走監視装置。

【請求項3】 前記信号パターンは一の周波数を有するパルスパターンであって、

前記出力ポートから前記パルスパターンに基づいて前記状態信号を出しし、

前記タイミング検出手段が前記状態信号と前記パルスパターンのタイミングを比較して前記位相信号を生成し、前記イベント判定手段が、前記位相信号に基づいて前記状態信号と前記パルスパターンのタイミングが一致しないと判定した際に前記イベント信号を生成するように構成されている、

ことを特徴とする請求項1に記載の暴走監視装置。

【請求項4】 前記イベント判定手段が、前記状態信号が所定時間以上受信されないと判定した際に前記イベント信号を生成するように構成されている、

ことを特徴とする請求項1に記載の暴走監視装置。

【請求項5】 前記イベント信号は、装置全体のイニシャライズを指示するためのリセット信号である、

ことを特徴とする請求項3又は4に記載の暴走監視装置。

【請求項6】 前記イベント信号は、前記出力ポートのイニシャライズを指示するためのリセット信号である、ことを特徴とする請求項3又は4に記載の暴走監視装置。

【請求項7】 前記出力ポートの制御状況は、当該出力ポートに対する入出力属性の記述状況を含む、ことを特徴とする請求項5又は6に記載の暴走監視装置。

【請求項8】 前記イベント信号は、前記出力ポートに

対する入出力属性が記述されているポート制御用レジスタを当該イベント信号に応じてイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して指示するためのリセット信号である、
ことを特徴とする請求項7に記載の暴走監視装置。

【請求項9】 装置上の未使用状態にある出力ポートが所定の信号パターンに基づいて作成した状態信号を受信する工程と、前工程で受信した状態信号と前記信号パターンを位相比較する工程と、前工程の位相比較の結果に応じた位相信号を生成する工程を含むタイミング検出処理工程と、

前記位相信号に基づいて前記状態信号と前記信号パターンの位相の一致判定を行う工程と、前記状態信号が前記信号パターンと位相が一致しないと判定した際に前記出力ポートの制御状況に異常が発生した可能性がある旨を知らせるイベント信号を生成する工程を含むイベント判定処理工程を有する、
ことを特徴とする暴走監視方法。

【請求項10】 前記信号パターンは所定のパルスパターンであって、

前記タイミング検出処理工程は、前記出力ポートが前記パルスパターンに基づいて作成した前記状態信号と前記パルスパターンを位相比較して前記位相信号を生成する工程を含み、
前記イベント判定処理工程は、前記位相信号に基づいて前記状態信号が前記パルスパターンと位相が一致しないと判定した際に前記イベント信号を生成する工程を含む、

ことを特徴とする請求項9に記載の暴走監視方法。
30 【請求項11】 前記イベント判定処理工程は、前記状態信号が所定時間以上受信されないと判定した際に前記イベント信号を生成する工程を含む、
ことを特徴とする請求項9に記載の暴走監視方法。

【請求項12】 前記信号パターンは一の周波数を有するパルスパターンであって、
前記タイミング検出処理工程が前記出力ポートが前記パルスパターンに基づいて作成した前記状態信号と前記パルスパターンのタイミングを比較して前記位相信号を生成する工程を含み、
前記イベント判定処理工程は、前記位相信号に基づいて前記状態信号と前記パルスパターンのタイミングが一致しないと判定した際に前記イベント信号を生成する工程を含む、

ことを特徴とする請求項9に記載の暴走監視方法。
40 【請求項13】 前記イベント判定処理工程は、前記イ
ベント信号を用いて装置全体のイニシャライズを指示するリセット命令工程を含む、
ことを特徴とする請求項10又は11に記載の暴走監視方法。

【請求項14】 前記イベント判定処理工程は、前記イ

ベント信号を用いて装置全体のイニシャライズを指示するリセット命令工程を含む、
ことを特徴とする請求項10又は11に記載の暴走監視方法。

ベント信号を用いて前記出力ポートのイニシャライズを指示するリセット命令工程を含む、ことを特徴とする請求項10又は11に記載の暴走監視方法。

【請求項15】 前記イベント判定処理工程における前記制御状況は、当該出力ポートに対する入出力属性の記述状況を含む。

ことを特徴とする請求項12又は13に記載の暴走監視方法。

【請求項16】 前記リセット命令工程は、前記出力ポートに対する入出力属性が記述されているポート制御用レジスタをイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して指示するための工程を含む。

ことを特徴とする請求項14に記載の暴走監視方法。

【請求項17】 前記暴走監視装置を用いたマイクロコンピュータであって、装置上に未使用状態にある複数のポートを有し、前記未使用状態にある複数のポートの中から任意の一のポートを前記出力ポートに指定し且つ他のポートを入力ポートに設定すると共に、前記信号パターンに基づいて作成した前記状態信号を当該出力ポートから前記タイミング検出手段に出力する制御を実行するプロセッサを有する。

ことを特徴とする請求項1乃至4のいずれか一項に記載の暴走監視装置を用いたマイクロコンピュータ。

【請求項18】 前記プロセッサは、前記出力ポートから出力された前記状態信号を任意の前記入力ポートで受信すると共に、当該入力ポートで受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポートからの前記状態信号の出力状態を変更する制御を実行するように構成され、

前記タイミング検出手段は、前記出力ポートから出力される前記状態信号を受信し、当該受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成するように構成されている。

ことを特徴とする請求項17に記載のマイクロコンピュータ。

【請求項19】 前記プロセッサは、前記出力ポートから出力された前記状態信号を任意の前記入力ポートで受信すると共に、当該入力ポートで受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポートからの前記状態信号の出力状態を停止する制御を実行するように構成され、

前記タイミング検出手段は、前記プロセッサの制御に応じて前記出力ポートから出力される前記状態信号を受信し、当該受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成するように構成され、

前記イベント判定手段は、前記プロセッサの停止制御に

応じて前記状態信号が所定時間以上受信されないと判定した際に前記イベント信号を生成するように構成されている、

ことを特徴とする請求項18に記載のマイクロコンピュータ。

【請求項20】 前記信号パターンは前記所定のパルスパターン又は前記一の周波数を有するパルスパターンであって、

前記プロセッサは、前記入力ポートで受信した状態信号と前記パルスパターンを位相比較して前記当該位相比較の結果に応じて当該出力ポートからの前記状態信号の出力状態を停止するように構成されている、

ことを特徴とする請求項19に記載のマイクロコンピュータ。

【請求項21】 前記イベント判定手段は、前記プロセッサの停止制御に応じて前記状態信号が所定時間以上受信されないと判定した際に、当該停止制御の検出から所定時間遅延して前記イベント信号を生成するように構成されている、

ことを特徴とする請求項19又は20に記載のマイクロコンピュータ。

【請求項22】 前記プロセッサは、前記イベント信号を受信した際に、装置全体のイニシャライズを実行するように構成されている、

ことを特徴とする請求項19乃至21のいずれか一項に記載のマイクロコンピュータ。

【請求項23】 前記プロセッサは、前記イベント信号を受信した際に、前記出力ポートのイニシャライズを実行するように構成されている、

ことを特徴とする請求項19乃至21のいずれか一項に記載のマイクロコンピュータ。

【請求項24】 前記プロセッサは、前記イベント信号を受信した際に、前記出力ポートに対する入出力属性の記述状況のイニシャライズを実行するように構成されている、

ことを特徴とする請求項22又は23に記載のマイクロコンピュータ。

【請求項25】 前記プロセッサは、前記イベント信号を受信した際に、前記出力ポートに対する前記ポート制御用レジスタを当該イベント信号に応じてイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して実行するように構成されている、

ことを特徴とする請求項24に記載のマイクロコンピュータ。

【請求項26】 前記暴走監視方法を用いた情報処理方法であって、

前記未使用状態にある複数のポートの中から任意の一のポートを前記出力ポートに指定し且つ他のポートを入力ポートに設定する工程と、前工程に統いて、前記信号パターンに基づいて作成した前記状態信号を当該出力ポート

トから前記タイミング検出処理工程に出力する制御を実行する工程を含み、メインルーチンの実行中の所定のタイミング毎に実行される情報処理工程を有する、ことを特徴とする請求項9乃至12のいずれか一項に記載の暴走監視方法を用いた情報処理方法。

【請求項27】前記情報処理工程は、前記出力ポートから出力された前記状態信号を任意の前記入力ポートで受信する工程と、前工程に統いて、当該入力ポートで受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポートからの前記状態信号の出力状態を変更する制御を実行する工程を含み、前記タイミング検出処理工程は、情報処理工程の実行中の所定のタイミング毎に、前記出力ポートから出力される前記状態信号を受信し、当該受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成する工程を含む、

ことを特徴とする請求項26に記載の情報処理方法。

【請求項28】前記情報処理工程は、前記出力ポートから出力された前記状態信号を任意の前記入力ポートで受信する工程と、前工程に統いて、当該入力ポートで受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポートからの前記状態信号の出力状態を停止する制御を実行する工程を含み、前記タイミング検出処理工程は、情報処理工程の実行中の所定のタイミング毎に、前記情報処理工程の制御に応じて前記出力ポートから出力される前記状態信号を受信し、当該受信した状態信号と前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成する工程を含み、

前記イベント判定処理工程は、前記情報処理工程の停止制御に応じて前記状態信号が所定時間以上受信されないと判定した際に前記イベント信号を生成する工程を含む、

ことを特徴とする請求項27に記載の情報処理方法。

【請求項29】前記信号パターンは前記所定のパルスパターン又は前記一の周波数を有するパルスパターンであって、前記情報処理工程は、前記入力ポートで受信した状態信号と前記パルスパターンを位相比較して前記当該位相比較の結果に応じて当該出力ポートからの前記状態信号の出力状態を停止する工程を含む、

ことを特徴とする請求項28に記載の情報処理方法。

【請求項30】前記イベント判定処理工程は、前記情報処理工程の停止制御に応じて前記状態信号が所定時間以上受信されないと判定した際に、当該停止制御の検出から所定時間遅延して前記イベント信号を生成する工程を含む、

ことを特徴とする請求項28又は29に記載の情報処理方法。

【請求項31】前記情報処理工程は、前記イベント信

号を受信した際に、装置全体のイニシャライズを実行する工程を含む、

ことを特徴とする請求項28乃至30のいずれか一項に記載の情報処理方法。

【請求項32】前記情報処理工程は、前記イベント信号を受信した際に、前記出力ポートのイニシャライズを実行する工程を含む、

ことを特徴とする請求項28乃至30のいずれか一項に記載の情報処理方法。

【請求項33】前記情報処理工程は、前記イベント信号を受信した際に、前記出力ポートに対する入出力属性の記述状況のイニシャライズを実行する工程を含む、

ことを特徴とする請求項31又は32に記載の情報処理方法。

【請求項34】前記情報処理工程は、前記イベント信号を受信した際に、前記出力ポートに対する前記ポート制御用レジスタを当該イベント信号に応じてイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して実行する工程を含む、

ことを特徴とする請求項33に記載の情報処理方法。

【請求項35】前記情報処理工程は、メインルーチンの実行中に所定のタイミングで実行される、

ことを特徴とする請求項33に記載の情報処理方法。

【請求項36】メインルーチンの実行中の所定のタイミング毎に、前記未使用状態にある複数のポートの中から、前回の情報処理工程の実行時に前記出力ポートに指定した用いたポートを含む任意の一のポートを新たな前記出力ポートとして指定して、前記情報処理工程が実行される、

ことを特徴とする請求項26乃至35のいずれか一項に記載の情報処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プロセッサの動作中における暴走状態の発生を検出するための暴走監視装置並びに暴走監視方法、及びこれらを用いたマイクロコンピュータ並びに情報処理方法に関する、特に、プロセッサの動作中における暴走状態の発生を暴走監視装置並びに暴走監視方法を用いて監視すると共に、この暴走状態からプロセッサを復帰させる制御を実行するマイクロコンピュータ並びに情報処理方法に関する。

【0002】

【従来の技術】図5は、暴走監視機能を有する従来のマイクロコンピュータを説明するための機能ブロック図である。

【0003】従来この種の暴走監視機能を有するマイクロコンピュータとしては、例えば、図5に示すようなものがある。

【0004】図5に示すマイクロコンピュータ9は、制御処理プログラムや信号処理プログラムを実行するため

のプロセッサ、演算記憶用のRAM、プログラム記憶用のROM、外部との信号の送受信を行うためのポートを中心にして構成されているマイクロコンピュータ1において送信動作モード又は受信動作モードに設定可能なポート（周辺機器との信号の送受信を行うための端子を意味する。）と暴走監視回路2とが一対一に接続されて構成されていた。図5では、送信動作モードに設定されたポート（以下、出力ポートと呼ぶ）を用いた例が示されている。

【0005】図6は、図5の情報処理方法が実行される際のポート出力信号及びリセット信号のタイミングチャートである。

【0006】マイクロコンピュータ1は、図6に示すように、自己内で動作しているプログラム処理を用いて周期的に出力ポートからポート出力信号（パルス信号）1aを暴走監視装置2に送信していた。

【0007】暴走監視装置2は、出力ポートを介して送信されてくるポート出力信号1aを受信して監視し、ポート出力信号1aにおいて周期的に異常状態（具体的には、図6に示すように、一定時間Tの間、ポート出力信号1aが検出されない状態、則ち、無信号状態）を検出した場合に、マイクロコンピュータ1を所定の初期状態に復帰させる処理（則ち、イニシャライズ処理）を実行させるためのリセット信号2aを送信する暴走監視機能を有していた。

【0008】一方、マイクロコンピュータ1は、暴走監視装置2からのリセット信号2aを受信した場合に、プロセッサ内部でのイニシャライズ処理プログラムを実行して出力ポートに対してイニシャライズ処理を実行するといった機能を有していた。

【0009】イニシャライズ処理を実行された出力ポートは、例えば、動作モードや内部レジスタのイニシャライズ（則ち、初期化処理）を実行していた。

【0010】

【発明が解決しようとする課題】しかしながら、このような暴走監視機能を有する従来のマイクロコンピュータ9では、マイクロコンピュータ1のプログラム処理に異常が発生して出力ポートから正常なポート出力信号1aが検出されない場合には有効であるものの、マイクロコンピュータ1のプログラム処理は正常であり、且つ信号1aを出力する以外のポートの動作モードを指示するための内部レジスタであるポート制御レジスタのレジスタ値が何らかの理由（例えば、外来ノイズの侵入）によって書き換えられてしまったような場合（具体的には、送信動作モードを指定するようにレジスタ値を設定していたにもかかわらず、受送信動作モードを指定するようにレジスタ値にポート制御レジスタのレジスタ値が変更されてしまっているような場合（以降、内部レジスタ値異常と総称することにする）や出力ポートを構成する電子回路の異常動作の場合（以降、ポート回路異常と総称す

ることにする）には、出力ポート自体から送信されるポート出力信号1aが正常である可能性があるため、この様な内部レジスタ値異常やポート回路異常（以降、I/Oポート暴走状態と総称することにする）を検出することが難しいという技術的課題があった。

【0011】本発明は、このような従来の問題点を解決することを課題としており、第1に一の周波数を有するパルスパターンに基づいて出力ポートから出力される状態信号とパルスパターンのタイミングを比較して位相信号を生成するタイミング検出手段と、状態信号が所定時間以上受信されないと判定した際にイベント信号を生成するイベント判定手段を有する暴走監視装置に依り、マイクロコンピュータのプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態（具体的には、プロセッサの暴走やプログラムの無限ループ等に代表されるマイクロコンピュータ暴走状態）を検出してマイクロコンピュータに対するイニシャライズ処理を実行する暴走監視機能を実現し、更に、内部レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出して出力ポートに対するイニシャライズを実行する暴走監視機能を実現することを課題としている。

【0012】第2に、一の周波数を有するパルスパターンに基づいて出力ポートから出力される状態信号とパルスパターンのタイミングを比較して位相信号を生成するタイミング検出処理工程と、状態信号が所定時間以上受信されないと判定した際にイベント信号を生成するイベント判定処理工程を有する暴走監視方法に依り、マイクロコンピュータのプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態（具体的には、プロセッサの暴走やプログラムの無限ループ等に代表されるマイクロコンピュータ暴走状態）を検出してマイクロコンピュータに対するイニシャライズ処理を実行する暴走監視機能を実現し、更に、内部レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出して出力ポートに対するイニシャライズを実行する暴走監視機能を実現することを課題としている。

【0013】第3に、未使用状態にある複数のポートの中から任意の一のポートを出力ポートに指定し且つ他のポートを入力ポートに設定すると共に、パルスパターンに基づいて作成した前暴走監視装置を用いたマイクロコンピュータであって、状態信号を出力ポートからタイミング検出手段に出力する制御を実行し、出力ポートから出力された状態信号を任意の入力ポートで受信すると共に、入力ポートで受信した状態信号とパルスパターンを位相比較し位相比較の結果に応じて出力ポートからの状態信号の出力状態を停止する制御を実行し、イベント信号を受信した際に出力ポートのイニシャライズを実行するプロセッサを有し、プロセッサの停止制御に応じて状

9
態信号が所定時間以上受信されないと判定した際に停止制御の検出から所定時間遅延してイベント信号をイベント判定手段が生成するように構成されたマイクロコンピュータに依り、マイクロコンピュータのプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態（具体的には、プロセッサの暴走やプログラムの無限ループ等に代表されるマイクロコンピュータ暴走状態）を検出してマイクロコンピュータに対するイニシャライズ処理を実行する暴走監視機能を実現し、更に、内部レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出して出力ポートに対するイニシャライズを実行する暴走監視機能を実現することを課題としている。

【0014】第4に、未使用状態にある複数のポートの中から任意の一のポートを出力ポートに指定し且つ他のポートを入力ポートに設定すると共に、パルスパターンに基づいて作成した暴走監視方法を用いた情報処理方法であって、状態信号を出力ポートからタイミング検出処理工程に出力する制御を実行し、出力ポートから出力された状態信号を任意の入力ポートで受信すると共に、入力ポートで受信した状態信号とパルスパターンを位相比較し位相比較の結果に応じて出力ポートからの状態信号の出力状態を停止する制御を実行し、イベント信号を受信した際に出力ポートのイニシャライズを実行する情報処理工程を有し、情報処理工程の停止制御に応じて状態信号が所定時間以上受信されないと判定した際に停止制御の検出から所定時間遅延してイベント信号をイベント処理工程手段が生成するように構成された情報処理方法に依り、マイクロコンピュータのプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態（具体的には、プロセッサの暴走やプログラムの無限ループ等に代表されるマイクロコンピュータ暴走状態）を検出してマイクロコンピュータに対するイニシャライズ処理を実行する暴走監視機能を実現し、更に、内部レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出して出力ポートに対するイニシャライズを実行する暴走監視機能を実現することを課題としている。

【0015】

【課題を解決するための手段】請求項1に記載の発明は、装置上の未使用状態にある出力ポートP_{rt1}(P_{rt2})から所定の信号パターンに基づいて出力された状態信号20aを受信し、当該受信した状態信号20aと前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成するタイミング検出手段102と、前記位相信号に基づいて前記状態信号20aが前記信号パターンと位相が一致しないと判定した際に、前記出力ポートP_{rt1}(P_{rt2})の制御状況に異常が発生した可能性がある旨を知らせるイベント信号104aを生成するイベント判定手段104を有する、ことを特徴とする暴走

監視装置10である。

【0016】請求項1に記載の発明に依れば、情報処理装置20の動作状態にかかる位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104における任意のパターンを設定可能な信号パターンとの比較判定を用いて情報処理装置20の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0017】則ち、情報処理装置20のプログラム処理に異常が発生して出力ポートP_{rt1}(P_{rt2})から正常なポート出力信号が検出されないような暴走状態（具体的には、プロセッサ202の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）を検出可能となり、その結果、情報処理装置20に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0018】更に、情報処理装置20の出力ポートP_{rt1}(P_{rt2})の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いて情報処理装置20の出力ポートP_{rt1}(P_{rt2})の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。

【0019】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出可能となり、その結果、出力ポートP_{rt1}(P_{rt2})に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0020】請求項2に記載の発明は、請求項1に記載の暴走監視装置10において、前記信号パターンは所定のパルスパターンであって、前記出力ポートP_{rt1}(P_{rt2})が前記パルスパターンに基づいて前記状態信号20aを作成し、前記タイミング検出手段102が前記状態信号20aと前記パルスパターンを位相比較して前記位相信号を生成し、前記イベント判定手段104が、前記位相信号に基づいて前記状態信号20aが前記パルスパターンと位相が一致しないと判定した際に前記イベント信号104aを生成するを有するように構成されている、ことを特徴とする暴走監視装置10である。

【0021】請求項2に記載の発明に依れば、請求項1に記載の効果に加えて、情報処理装置20の動作状態にかかるディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104における任意のパターンを設定可能でディジタル演算処理が容易なパルスパターンとのディジタル位相比較判定を用いて情報処理装置20の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0022】則ち、情報処理装置20のプログラム処理に異常が発生して出力ポートP_{rt1}(P_{rt2})から正常な

ポート出力信号が検出されないような暴走状態（プロセッサ202の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）をディジタル演算処理を用いて検出可能となり、その結果、情報処理装置20に対するイニシャライズ処理を強制的に実行する暴走監視機能をディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0023】更に、情報処理装置20の出力ポートPrt1(Prt2)の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかるディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いて情報処理装置20の出力ポートPrt1(Prt2)の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかをディジタル演算処理を用いて判断できるようになる。

【0024】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態をディジタル演算処理を用いて検出可能となり、その結果、出力ポートPrt1(Prt2)に対するイニシャライズ処理を強制的に実行する暴走監視機能をディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0025】請求項3に記載の発明は、請求項1に記載の暴走監視装置10において、前記信号パターンは一の周波数を有するパルスパターンであって、前記出力ポートPrt1(Prt2)から前記パルスパターンに基づいて前記状態信号20aを出し、前記タイミング検出手段102が前記状態信号20aと前記パルスパターンのタイミングを比較して前記位相信号を生成し、前記イベント判定手段104が、前記位相信号に基づいて前記状態信号20aと前記パルスパターンのタイミングが一致しないと判定した際に前記イベント信号104aを生成するように構成されている、ことを特徴とする暴走監視装置10である。

【0026】請求項3に記載の発明に依れば、請求項1に記載の効果に加えて、パルスパターンの周波数を一の周波数に固定することによって、パルスパターンに重複する位相情報の位相精度を向上させることができるようにになるといった効果を奏する。

【0027】この結果、情報処理装置20の動作状態にかかる高精度のディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104における任意のパターンを設定可能で高精度のディジタル演算処理が容易な一の周波数を有するパルスパターンとの高精度のディジタル位相比較判定を用いて情報処理装置20の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0028】則ち、情報処理装置20のプログラム処理に異常が発生して出力ポートPrt1(Prt2)から正常なポート出力信号が検出されないような暴走状態（プロセ

ッサ202の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）を高精度のディジタル演算処理を用いて検出可能となり、その結果、情報処理装置20に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0029】更に、情報処理装置20の出力ポートPrt1(Prt2)の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いて情報処理装置20の出力ポートPrt1(Prt2)の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のディジタル演算処理を用いて判断できるようになる。

【0030】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートPrt1(Prt2)に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0031】請求項4に記載の発明は、請求項1に記載の暴走監視装置10において、前記イベント判定手段104が、前記状態信号20aが所定時間以上受信されないと判定した際に前記イベント信号104aを生成するように構成されている、ことを特徴とする暴走監視装置10である。

【0032】請求項4に記載の発明に依れば、請求項1に記載の効果に加えて、状態信号20aが所定時間以上受信されないような状態、則ち、プロセッサ202の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態、又はポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態をイベント判定手段104が検知できるようになるといった効果を奏する。

【0033】この結果、情報処理装置20のプログラム処理に異常が発生して出力ポートPrt1(Prt2)から正常なポート出力信号が検出されないような暴走状態（プロセッサ202の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）を高精度のディジタル演算処理を用いて検出可能となり、その結果、情報処理装置20に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0034】更に、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートPrt1(Prt2)に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジ

タル演算処理を用いて実現できるようになるといった効果を奏する。

【0035】請求項5に記載の発明は、請求項3又は4に記載の暴走監視装置10において、前記イベント信号104aは、装置全体のイニシャライズを指示するためのリセット信号104aである、ことを特徴とする暴走監視装置10である。

【0036】請求項5に記載の発明に依れば、請求項3又は4に記載の効果に加えて、パルスパターンの周波数を一の周波数に固定することによって、パルスパターンに重畳する位相情報の位相精度を向上させることができるようになるといった効果を奏する。

【0037】この結果、情報処理装置20の動作状態にかかる高精度のディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104における任意のパターンを設定可能で高精度のディジタル演算処理が容易な一の周波数を有するパルスパターンとの高精度のディジタル位相比較判定を用いて情報処理装置20の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0038】則ち、情報処理装置20のプログラム処理に異常が発生して出力ポートPrt1(Prt2)から正常なポート出力信号が検出されないような暴走状態(プロセッサ202の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態)を高精度のディジタル演算処理を用いて検出可能となり、その結果、情報処理装置20に対するリセット処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0039】請求項6に記載の発明は、請求項3又は4に記載の暴走監視装置10において、前記イベント信号104aは、前記出力ポートPrt1(Prt2)のイニシャライズを指示するためのリセット信号104aである、ことを特徴とする暴走監視装置10である。

【0040】請求項6に記載の発明に依れば、請求項3又は4に記載の効果に加えて、情報処理装置20の出力ポートPrt1(Prt2)の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いて情報処理装置20の出力ポートPrt1(Prt2)の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のディジタル演算処理を用いて判断できるようになる。

【0041】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートPrt1(Prt2)に対するリセット処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏

する。

【0042】請求項7に記載の発明は、請求項5又は6に記載の暴走監視装置10において、前記出力ポートPrt1(Prt2)の制御状況は、当該出力ポートPrt1(Prt2)に対する入出力属性の記述状況を含む、ことを特徴とする暴走監視装置10である。

【0043】請求項7に記載の発明に依れば、請求項5又は6に記載の効果に加えて、情報処理装置20の出力ポートPrt1(Prt2)の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いて情報処理装置20の出力ポートPrt1(Prt2)の入出力属性の記述状況にかかる出力ポートPrt2(Prt2)の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のディジタル演算処理を用いて判断できるようになる。

【0044】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートPrt1(Prt2)に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0045】請求項8に記載の発明は、請求項7に記載の暴走監視装置10において、前記イベント信号104aは、前記出力ポートPrt2(Prt2)に対する入出力属性が記述されているポート制御用レジスタを当該イベント信号104aに応じてイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して指示するためのリセット信号104aである、ことを特徴とする暴走監視装置10である。

【0046】請求項8に記載の発明に依れば、請求項7に記載の効果に加えて、情報処理装置20の出力ポートPrt1(Prt2)の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いて情報処理装置20の出力ポートPrt1(Prt2)の入出力属性の記述状況にかかる出力ポートPrt1(Prt2)の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを、出力ポートPrt1(Prt2)の入出力属性の記述状況を用いた高精度のディジタル演算処理に依り詳細に判断できるようになる。

【0047】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を、出力ポートPrt1(Prt2)の入出力属性の記述状況を用いた高精度のディジタル演算処理に依り詳細に検出可能となり、その結果、出力ポートPrt1(Prt2)に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精

度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0048】請求項9に記載の発明は、装置上の未使用状態にある出力ポートP_{rt1}(P_{rt2})が所定の信号パターンに基づいて作成した状態信号20aを受信する工程と、前工程で受信した状態信号20aと前記信号パターンを位相比較する工程と、前工程の位相比較の結果に応じた位相信号を生成する工程を含むタイミング検出処理工程と、前記位相信号に基づいて前記状態信号20aと前記信号パターンの位相の一一致判定を行う工程と、前記状態信号20aが前記信号パターンと位相が一致しないと判定した際に前記出力ポートP_{rt1}(P_{rt2})の制御状況に異常が発生した可能性がある旨を知らせるイベント信号104aを生成する工程を含むイベント判定処理工程を有する、ことを特徴とする暴走監視方法である。

【0049】請求項9に記載の発明に依れば、請求項1に記載の効果と同様の効果を奏する。

【0050】請求項10に記載の発明は、請求項9に記載の暴走監視方法において、前記信号パターンは所定のパルスパターンであって、前記タイミング検出処理工程は、前記出力ポートP_{rt1}(P_{rt2})が前記パルスパターンに基づいて作成した前記状態信号20aと前記パルスパターンを位相比較して前記位相信号を生成する工程を含み、前記イベント判定処理工程は、前記位相信号に基づいて前記状態信号20aが前記パルスパターンと位相が一致しないと判定した際に前記イベント信号104aを生成する工程を含む、ことを特徴とする暴走監視方法である。

【0051】請求項10に記載の発明に依れば、請求項2に記載の効果と同様の効果を奏する。

【0052】請求項11に記載の発明は、請求項9に記載の暴走監視方法において、前記イベント判定処理工程は、前記状態信号20aが所定時間以上受信されないと判定した際に前記イベント信号104aを生成する工程を含む、ことを特徴とする暴走監視方法である。

【0053】請求項11に記載の発明に依れば、請求項3に記載の効果と同様の効果を奏する。

【0054】請求項12に記載の発明は、請求項9に記載の暴走監視方法において、前記信号パターンは一の周波数を有するパルスパターンであって、前記タイミング検出処理工程が前記出力ポートP_{rt1}(P_{rt2})が前記パルスパターンに基づいて作成した前記状態信号20aと前記パルスパターンのタイミングを比較して前記位相信号を生成する工程を含み、前記イベント判定処理工程は、前記位相信号に基づいて前記状態信号20aと前記パルスパターンのタイミングが一致しないと判定した際に前記イベント信号104aを生成する工程を含む、ことを特徴とする暴走監視方法である。

【0055】請求項12に記載の発明に依れば、請求項4に記載の効果と同様の効果を奏する。

【0056】請求項13に記載の発明は、請求項10又は11に記載の暴走監視方法において、前記イベント判定処理工程は、前記イベント信号104aを用いて装置全体のイニシャライズを指示するリセット命令工程を含む、ことを特徴とする暴走監視方法である。

【0057】請求項13に記載の発明に依れば、請求項5に記載の効果と同様の効果を奏する。

【0058】請求項14に記載の発明は、請求項10又は11に記載の暴走監視方法において、前記イベント判定処理工程は、前記イベント信号104aを用いて前記出力ポートP_{rt1}(P_{rt2})のイニシャライズを指示するリセット命令工程を含む、ことを特徴とする暴走監視方法である。

【0059】請求項14に記載の発明に依れば、請求項6に記載の効果と同様の効果を奏する。

【0060】請求項15に記載の発明は、請求項12又は13に記載の暴走監視方法において、前記イベント判定処理工程における前記制御状況は、当該出力ポートP_{rt1}(P_{rt2})に対する入出力属性の記述状況を含む、ことを特徴とする暴走監視方法である。

【0061】請求項15に記載の発明に依れば、請求項7に記載の効果と同様の効果を奏する。

【0062】請求項16に記載の発明は、請求項14に記載の暴走監視方法において、前記リセット命令工程は、前記出力ポートP_{rt1}(P_{rt2})に対する入出力属性が記述されているポート制御用レジスタをイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して指示するための工程を含む、ことを特徴とする暴走監視方法である。

【0063】請求項16に記載の発明に依れば、請求項8に記載の効果と同様の効果を奏する。

【0064】請求項17に記載の発明は、請求項1乃至4のいずれか一項に記載の暴走監視装置10を用いたマイクロコンピュータ20において、装置上に未使用状態にある複数のポートP_{rt1}…, P_{rtm}を有し、前記未使用状態にある複数のポートの中から任意の一のポートを前記出力ポートP_{rt1}に指定し且つ他のポートを入力ポートP_{rt2}…, P_{rtn}に設定すると共に、前記信号パターンに基づいて作成した前記状態信号20aを当該出力ポートP_{rt1}から前記タイミング検出手段102に出力する制御を実行するプロセッサ202を有する、ことを特徴とするマイクロコンピュータ20である。

【0065】請求項17に記載の発明に依れば、請求項1乃至4のいずれか一項に記載の効果に加えて、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}…, P_{rtm}の中から任意の一のポートを前記出力ポートP_{rt1}に指定して暴走監視装置10に状態信号20aを出力ポートP_{rt1}から送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに

影響を与えることなく、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0066】更に、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}, …, P_{rtn}の中の他のポートを入力ポートP_{rt2}, …, P_{rtm}に設定して入力ポートP_{rt2}, …, P_{rtm}に状態信号20aを出力ポートP_{rt1}から送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0067】又マイクロコンピュータ20の動作状態にかかる位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104における任意のパターンを設定可能な信号パターンとの比較判定を用いてマイクロコンピュータ20の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0068】則ち、マイクロコンピュータ20のプログラム処理に異常が発生して出力ポートP_{rt1}から正常なポート出力信号が検出されないような暴走状態（具体的には、プロセッサ20の暴走やプログラムの無限ループ等に代表されるマイクロコンピュータ20の暴走状態）を検出可能となり、その結果、マイクロコンピュータ20に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0069】更に、マイクロコンピュータ20の出力ポートP_{rt1}の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いてマイクロコンピュータ20の出力ポートP_{rt1}の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。

【0070】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出可能となり、その結果、出力ポートP_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0071】請求項18に記載の発明は、請求項17に記載のマイクロコンピュータ20において、前記プロセッサ20は、前記出力ポートP_{rt1}から出力された前記状態信号20aを任意の前記入力ポートP_{rt2}, …, P_{rtm}で受信すると共に、当該入力ポートP_{rt2}, …, P_{rtm}で受信した状態信号20aと前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポートP_{rt1}からの前記状態信号20aの出力状態を変更する制御を実行するように構成され、前記タイミング検出手段102は、前記出力ポートP_{rt1}から出力される前記状態信号20aを受信し、当該受信した状態信号20aと前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成するように構成され、前記イベント判定手段104は、前記プロセッサ20の停止制御に応じて前記状態信号20aが所定時間以上受信されないと判定した際に前記イベント信号104aを生成するように構成されている、ことを特徴とするマイクロコンピュータ20である。

18
20aを受信し、当該受信した状態信号20aと前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0072】請求項18に記載の発明に依れば、請求項17に記載の効果に加えて、プロセッサ20が出力状態を変更制御可能な状態信号20aをタイミング検出手段102を用いて受信し、マイクロコンピュータ20の出力ポートP_{rt1}の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いてマイクロコンピュータ20の出力ポートP_{rt1}の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。

【0073】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出可能となり、その結果、出力ポートP_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0074】請求項19に記載の発明は、請求項18に記載のマイクロコンピュータ20において、前記プロセッサ20は、前記出力ポートP_{rt1}から出力された前記状態信号20aを任意の前記入力ポートP_{rt2}, …, P_{rtm}で受信すると共に、当該入力ポートP_{rt2}, …, P_{rtm}で受信した状態信号20aと前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポートP_{rt1}からの前記状態信号20aの出力状態を停止する制御を実行するように構成され、前記タイミング検出手段102は、前記プロセッサ20の制御に応じて前記出力ポートP_{rt1}から出力される前記状態信号20aを受信し、当該受信した状態信号20aと前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成するように構成され、前記イベント判定手段104は、前記プロセッサ20の停止制御に応じて前記状態信号20aが所定時間以上受信されないと判定した際に前記イベント信号104aを生成するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0075】請求項19に記載の発明に依れば、請求項17に記載の効果に加えて、プロセッサ20が出力状態を停止制御可能な状態信号20aをタイミング検出手段102を用いて受信し、マイクロコンピュータ20の出力ポートP_{rt1}の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段102を用いて生成し、イベント判定手段104を用いてマイクロコンピュータ20の出力ポートP_{rt1}の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。

【0076】則ち、ポート制御レジスタ値異常やポート

回路異常等に代表されるI/Oポート暴走状態を検出可能となり、その結果、出力ポートP_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0077】請求項20に記載の発明は、請求項19に記載のマイクロコンピュータ20において、前記信号パターンは前記所定のパルスパターン又は前記一の周波数を有するパルスパターンであって、前記プロセッサ20₂は、前記入力ポートP_{rt2}, …, P_{rtn}で受信した状態信号20aと前記パルスパターンを位相比較して前記当該位相比較の結果に応じて当該出力ポートP_{rt1}からの前記状態信号20aの出力状態を停止するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0078】請求項20に記載の発明に依れば、請求項2又は3に記載の効果と同様の効果を奏する。

【0079】請求項21に記載の発明は、請求項19又は20に記載のマイクロコンピュータ20において、前記イベント判定手段104は、前記プロセッサ20₂の停止制御に応じて前記状態信号20aが所定時間以上受信されないと判定した際に、当該停止制御の検出から所定時間遅延して前記イベント信号104aを生成するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0080】請求項21に記載の発明に依れば、請求項19又は20に記載の効果に加えて、状態信号20aが所定時間以上受信されないような状態、則ち、プロセッサ20₂の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態、又はポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態をイベント判定手段104が検知できるようになるといった効果を奏する。

【0081】この結果、停止制御の検出から所定時間だけ遅延して生成されるイベント信号104aを用いて、情報処理装置20のプログラム処理に異常が発生して出力ポートP_{rt1}から正常なポート出力信号が検出されないような暴走状態（プロセッサ20₂の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）を検出可能となり、その結果、情報処理装置20に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0082】更に、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートP_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0083】請求項22に記載の発明は、請求項19乃

至21のいずれか一項に記載のマイクロコンピュータ20において、前記プロセッサ20₂は、前記イベント信号104aを受信した際に、装置全体のイニシャライズを実行するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0084】請求項22に記載の発明に依れば、請求項5に記載の効果と同様の効果を奏する。

【0085】請求項23に記載の発明は、請求項19乃至21のいずれか一項に記載のマイクロコンピュータ20において、前記プロセッサ20₂は、前記イベント信号104aを受信した際に、前記出力ポートP_{rt1}のイニシャライズを実行するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0086】請求項23に記載の発明に依れば、請求項6に記載の効果と同様の効果を奏する。

【0087】請求項24に記載の発明は、請求項22又は23に記載のマイクロコンピュータ20において、前記プロセッサ20₂は、前記イベント信号104aを受信した際に、前記出力ポートP_{rt1}に対する入出力属性の記述状況のイニシャライズを実行するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0088】請求項24に記載の発明に依れば、請求項7に記載の効果と同様の効果を奏する。

【0089】請求項25に記載の発明は、請求項24に記載のマイクロコンピュータ20において、前記プロセッサ20₂は、前記イベント信号104aを受信した際に、前記出力ポートP_{rt1}に対する前記ポート制御用レジスタを当該イベント信号104aに応じてイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して実行するように構成されている、ことを特徴とするマイクロコンピュータ20である。

【0090】請求項25に記載の発明に依れば、請求項8に記載の効果と同様の効果を奏する。

【0091】請求項26に記載の発明は、請求項9乃至12のいずれか一項に記載の暴走監視方法を用いた情報処理方法において、前記未使用状態にある複数のポートP_{rt1}, …, P_{rtn}の中から任意の一のポートを前記出力ポートP_{rt1}に指定し且つ他のポートを入力ポートP_{rt2}, …, P_{rtn}に設定する工程と、前工程に統いて、前記信号パターンに基づいて作成した前記状態信号20aを当該出力ポートP_{rt1}から前記タイミング検出処理工程に出力する制御を実行する工程を含み、メインループの実行中の所定のタイミング毎に実行される情報処理工程を有する、ことを特徴とする情報処理方法である。

【0092】請求項26に記載の発明に依れば、請求項17に記載の効果と同様の効果を奏する。

【0093】請求項27に記載の発明は、請求項26に記載の情報処理方法において、前記情報処理工程は、前記出力ポートP_{rt1}から出力された前記状態信号20a

を任意の前記入力ポート P_{rt2}, …, P_{rtm}で受信する工程と、前工程に統いて、当該入力ポート P_{rt2}, …, P_{rtm}で受信した状態信号 20a と前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポート P_{rt1}からの前記状態信号 20a の出力状態を変更する制御を実行する工程を含み、前記タイミング検出処理工程は、情報処理工程の実行中の所定のタイミング毎に、前記出力ポート P_{rt1}から出力される前記状態信号 20a を受信し、当該受信した状態信号 20a と前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成する工程を含む、ことを特徴とする情報処理方法である。

【0094】請求項 27 に記載の発明に依れば、請求項 18 に記載の効果と同様の効果を奏する。

【0095】請求項 28 に記載の発明は、請求項 27 に記載の情報処理方法において、前記情報処理工程は、前記出力ポート P_{rt1}から出力された前記状態信号 20a を任意の前記入力ポート P_{rt2}, …, P_{rtm}で受信する工程と、前工程に統いて、当該入力ポート P_{rt2}, …, P_{rtm}で受信した状態信号 20a と前記信号パターンを位相比較し当該位相比較の結果に応じて当該出力ポート P_{rt1}からの前記状態信号 20a の出力状態を停止する制御を実行する工程を含み、前記タイミング検出処理工程は、情報処理工程の実行中の所定のタイミング毎に、前記情報処理工程の制御に応じて前記出力ポート P_{rt1}から出力される前記状態信号 20a を受信し、当該受信した状態信号 20a と前記信号パターンを位相比較し当該位相比較の結果に応じた位相信号を生成する工程を含み、前記イベント判定処理工程は、前記情報処理工程の停止制御に応じて前記状態信号 20a が所定時間以上受信されないと判定した際に前記イベント信号 104a を生成する工程を含む、ことを特徴とする情報処理方法である。

【0096】請求項 28 に記載の発明に依れば、請求項 19 に記載の効果と同様の効果を奏する。

【0097】請求項 29 に記載の発明は、請求項 28 に記載の情報処理方法において、前記信号パターンは前記所定のパルスパターン又は前記一の周波数を有するパルスパターンであって、前記情報処理工程は、前記入力ポート P_{rt2}, …, P_{rtm}で受信した状態信号 20a と前記パルスパターンを位相比較して前記当該位相比較の結果に応じて当該出力ポート P_{rt1}からの前記状態信号 20a の出力状態を停止する工程を含む、ことを特徴とする情報処理方法である。

【0098】請求項 29 に記載の発明に依れば、請求項 20 に記載の効果と同様の効果を奏する。

【0099】請求項 30 に記載の発明は、請求項 28 又は 29 に記載の情報処理方法において、前記イベント判定処理工程は、前記情報処理工程の停止制御に応じて前記状態信号 20a が所定時間以上受信されないと判定し

た際に、当該停止制御の検出から所定時間遅延して前記イベント信号 104a を生成する工程を含む、ことを特徴とする請求項 28 又は 29 に記載の情報処理方法である。

【0100】請求項 30 に記載の発明に依れば、請求項 21 に記載の効果と同様の効果を奏する。

【0101】請求項 31 に記載の発明は、請求項 28 乃至 30 のいずれか一項に記載の情報処理方法において、前記情報処理工程は、前記イベント信号 104a を受信した際に、装置全体のイニシャライズを実行する工程を含む、ことを特徴とする情報処理方法である。

【0102】請求項 31 に記載の発明に依れば、請求項 5 に記載の効果と同様の効果を奏する。

【0103】請求項 32 に記載の発明は、請求項 28 乃至 30 のいずれか一項に記載の情報処理方法において、前記情報処理工程は、前記イベント信号 104a を受信した際に、前記出力ポート P_{rt1}のイニシャライズを実行する工程を含む、ことを特徴とする情報処理方法である。

【0104】請求項 32 に記載の発明に依れば、請求項 6 に記載の効果と同様の効果を奏する。

【0105】請求項 33 に記載の発明は、請求項 31 又は 32 に記載の情報処理方法において、前記情報処理工程は、前記イベント信号 104a を受信した際に、前記出力ポート P_{rt1}に対する入出力属性の記述状況のイニシャライズを実行する工程を含む、ことを特徴とする情報処理方法である。

【0106】請求項 33 に記載の発明に依れば、請求項 7 に記載の効果と同様の効果を奏する。

【0107】請求項 34 に記載の発明は、請求項 33 に記載の情報処理方法において、前記情報処理工程は、前記イベント信号 104a を受信した際に、前記出力ポート P_{rt1}に対する前記ポート制御用レジスタを当該イベント信号 104a に応じてイニシャライズして当該入出力属性の再設定を当該ポート制御用レジスタに対して実行する工程を含む、ことを特徴とする請求項 33 に記載の情報処理方法である。

【0108】請求項 34 に記載の発明に依れば、請求項 8 に記載の効果と同様の効果を奏する。

【0109】請求項 35 に記載の発明は、請求項 33 に記載の情報処理方法において、前記情報処理工程は、メインルーチンの実行中に所定のタイミングで実行される、ことを特徴とする請求項 33 に記載の情報処理方法である。

【0110】請求項 35 に記載の発明に依れば、請求項 33 に記載の効果に加えて、マイクロコンピュータ 20 のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置 10 と協調して暴走監視を実行できるように

なるといった効果を奏する。

【0111】請求項36に記載の発明は、請求項26乃至35のいずれか一項に記載の情報処理方法において、メインルーチンの実行中の所定のタイミング毎に、前記未使用状態にある複数のポートP_{rt1}, …, P_{rtm}の中から、前回の情報処理工程の実行時に前記出力ポートP_{rt1}に指定した用いたポートを含む任意の一のポートを新たな前記出力ポートP_{rt1}として指定して、前記情報処理工程が実行される、ことを特徴とする情報処理方法である。

【0112】請求項36に記載の発明に依れば、請求項26乃至35のいずれか一項に記載の効果に加えて、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}, …, P_{rtm}の中から任意の一のポートを前記出力ポートP_{rt1}に指定して暴走監視装置10に状態信号20aを出力ポートP_{rt1}から送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0113】更に、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}, …, P_{rtm}の中の他のポートを入力ポートP_{rt2}, …, P_{rtl}に設定して入力ポートP_{rt2}, …, P_{rtl}に状態信号20aを出力ポートP_{rt1}から送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0114】

【発明の実施の形態】初めに、図面に基づき、暴走監視装置の実施形態を説明する。

【0115】図1は、本発明の暴走監視装置の実施形態を説明するための機能ブロック図である。

【0116】図1に示す暴走監視装置10は、情報処理装置（具体的には、マイクロコンピュータ）20の動作中における暴走状態の発生を監視し、暴走状態の発生を検出した際に、この暴走状態から情報処理装置20を速やかに且つ確実に復帰させるための暴走監視機能を有し、タイミング検出手段102とイベント判定手段104を有している。以下の説明では、情報処理装置20にI/Oポートとして、第1ポートP_{rt1}と第2ポートP_{rt2}が設けられており、更に、第1ポートP_{rt1}が出力ポートに設定され、第2ポートP_{rt2}が入力ポートに設定されているを仮定する。なお、複数のI/OポートP_{rt1}, …, P_{rtm}が設けられている場合は、I/OポートP_{rt1}, …, P_{rtm}の中の任意のI/OポートP_{rti}（ただし、1 ≤ i ≤ m）が出力ポートに設定されればよい。

【0117】タイミング検出手段102は、情報処理装置20上に設けられている未使用状態にある出力ポートP_{rt1}から所定の信号パターンに基づいて出力された状態信号20aを受信し、このときの受信した状態信号20aと信号パターンを位相比較し、このときの位相比較の結果に応じた位相信号を生成する機能を有している。

【0118】ここで信号パターン、状態信号20a、位相信号には、デジタル信号を用いることが望ましい。

【0119】この様なタイミング検出手段102は、デジタル信号に対してデジタル論理演算処理を実行可能なCPU、暴走監視方法等の各種プログラムの記憶用のROM、演算記憶用のRAM、時間を計測するためのウォッチ・ドッグ・タイマ等を中心にして構成されている論理回路に依って実現することが望ましい。この様な論理回路としては、プロセッサが好適である。

【0120】ここで、ウォッチ・ドッグ・タイマ（Watchdog Timer）とは、時間を監視するためのタイマ機能を有する論理回路であって、指定した時間が経過すると、割込機能を使ってその旨をプログラム又はプロセッサに通知する。例えば、あるイベントの30秒後にある命令を実行したいとか、40秒待っても指定の状態にならないときに指定の処理を実行するために用いられる。

【0121】イベント判定手段104は、位相信号に基づいて状態信号20aが信号パターンと位相が一致しないと論理的に判定した際に、出力ポートP_{rt1}の制御状況に異常が発生した可能性がある旨を知らせるイベント信号104aを生成する機能を有している。

【0122】この様なイベント判定手段104は、デジタル信号に対してデジタル論理演算処理を実行可能なCPU、暴走監視方法等の各種プログラムの記憶用のROM、演算記憶用のRAM等を中心にして構成されている論理回路に依って実現することが望ましい。この様な論理回路としては、プロセッサが好適である。

【0123】なお、論理的判定とは、論理回路（プロセッサ）が実行するデジタル論理演算処理の一つを意味している。

【0124】暴走監視装置10において、信号パターンは所定のパルスパターンであって、情報処理装置20に設けられている出力ポートP_{rt1}がパルスパターンに基づいて状態信号20aを論理的に作成する場合、タイミング検出手段102が状態信号20aとパルスパターンを位相比較して位相信号を生成し、又イベント判定手段104が、位相信号に基づいて状態信号20aがパルスパターンと位相が一致しないと論理的に判定した際にイベント信号104aを生成することになる。

【0125】ここで、状態信号20a及びパルスパターンはデジタル信号を用いた論理信号であることが望ましい。又、状態信号20aとパルスパターンとの位相比較とは、パルスパターンに含まれる位相情報と状態信号

20aに含まれる位相情報との位相の一致の程度を論理演算して検出することを意味する。

【0126】本実施形態では、論理的な信号パターンとして一定の周波数 f_c を有するデジタルパルスパターンを用いている。

【0127】これに依り、パルスパターンの周波数を周波数 f_c に固定することによって、パルスパターンに重複する位相情報の位相精度を向上させることができるようになるといった効果を奏する。

【0128】この結果、情報処理装置20の動作状態にかかる高精度のデジタル位相信号をタイミング検出手段102を用いて論理的に生成し、イベント判定手段104における任意のパターンを設定可能で高精度のデジタル論理演算処理が容易な周波数 f_c を有するパルスパターンとの高精度のデジタル位相比較判定を用いて情報処理装置20の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く論理的に判断できるようになる。

【0129】更に、情報処理装置20の出力ポートPr1の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のデジタル位相信号をタイミング検出手段102を用いて論理的に生成し、イベント判定手段104を用いて情報処理装置20の出力ポートPr1の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のデジタル論理演算処理を用いて論理的に判断できるようになる。

【0130】信号パターンとして一定の周波数 f_c を有するパルスパターンを用いる場合、タイミング検出手段102が状態信号20aとパルスパターンのタイミングを比較して位相信号を論理的に生成し、又イベント判定手段104が、位相信号に基づいて状態信号20aとパルスパターンのタイミングが一致しないと論理的に判定した際に（具体的には、状態信号20aが所定時間以上受信されないと論理的に判定した際に）、イベント信号104aを論理的に生成している。

【0131】これに依り、状態信号20aが所定時間以上受信されないような状態、則ち、情報処理装置20の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態、又はポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態をイベント判定手段104が検知できるようになるといった効果を奏する。

【0132】この結果、情報処理装置20のプログラム処理に異常が発生して出力ポートPr1から正常なポート出力信号が検出されないような暴走状態（情報処理装置20の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）を高精度のデジタル論理演算処理を用いて検出可能となり、その結果、情報処理装置20に対するイニシャライズ処理を強制的に行

する暴走監視機能を高精度のデジタル論理演算処理を用いて実現できるようになるといった効果を奏する。

【0133】更に、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のデジタル論理演算処理を用いて検出可能となり、その結果、出力ポートPr1に対するイニシャライズ処理を強制的に行実行する暴走監視機能を高精度のデジタル論理演算処理を用いて実現できるようになるといった効果を奏する。

【0134】ここでイベント信号104aは、装置全体のイニシャライズを指示するためのリセット信号104aとして用いることができる。

【0135】これに依り、パルスパターンの周波数を周波数 f_c に固定することによって、パルスパターンに重複する位相情報の位相精度を向上させることができるようになるといった効果を奏する。

【0136】この結果、情報処理装置20の動作状態にかかる高精度のデジタル位相信号をタイミング検出手段102を用いて論理的に生成し、イベント判定手段104における任意のパターンを設定可能で高精度のデジタル論理演算処理が容易な周波数 f_c を有するパルスパターンとの高精度のデジタル位相比較判定を用いて情報処理装置20の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く論理的に判断できるようになる。

【0137】則ち、情報処理装置20のプログラム処理に異常が発生して出力ポートPr1から正常なポート出力信号が検出されないような暴走状態（情報処理装置20の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）を高精度のデジタル論理演算処理を用いて検出可能となり、その結果、情報処理装置20に対するリセット処理を強制的に行する暴走監視機能を高精度のデジタル論理演算処理を用いて実現できるようになるといった効果を奏する。

【0138】またイベント信号104aは、出力ポートPr1に対する入出力属性が記述されているポート制御用レジスタ（図示せず）をこのときのイベント信号104aに応じて、イニシャライズしてこのときの入出力属性の再設定をこのときのポート制御用レジスタに対して指示するためのリセット信号104aとして用いることができる。

【0139】出力ポートPr1の制御状況は、このときの出力ポートPr1に対する入出力属性の記述状況を含んでいる。

【0140】ここで、出力ポートPr1の制御状況とは、I/Oポートの入出力属性の記述状況を意味し、具体的には、I/Oポートの入出力属性が出力動作モードに設定されているか、又は入力動作モードに設定されているかを指定した状態を意味している。

【0141】I/Oポートの入出力属性の記述は、情報

処理装置20に設けられているポート制御レジスタにステータスとして保持することができる。情報の入力又は出力をを行う場合、情報処理装置20は、ポート制御レジスタ状態（則ち、ステータス）を参照して、I/Oポートが出力動作モードに設定されているか、又は入力動作モードに設定されているかを調べ、出力動作モードに設定されているI/Oポートを出力ポートとして用い、入力動作モードに設定されているI/Oポートを入力ポートとして用いる。

【0142】これに依り、情報処理装置20の出力ポートP_{rt1}の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段102を用いて論理的に生成し、イベント判定手段104を用いて情報処理装置20の出力ポートP_{rt1}の入出力属性の記述状況にかかる出力ポートP_{rt1}の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のディジタル論理演算処理を用いて論理的に判断できるようになる。

【0143】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル論理演算処理を用いて検出可能となり、その結果、出力ポートP_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル論理演算処理を用いて実現できるようになるといった効果を奏する。

【0144】以上説明したように、本実施形態に依れば、情報処理装置20のプログラム処理に異常が発生して出力ポートP_{rt1}から正常なポート出力信号が検出されないような暴走状態（情報処理装置20の暴走やプログラムの無限ループ等に代表される情報処理装置20の暴走状態）を高精度のディジタル論理演算処理を用いて検出可能となり、その結果、情報処理装置20に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル論理演算処理を用いて実現できるようになるといった効果を奏する。

【0145】更に、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル論理演算処理を用いて検出可能となり、その結果、出力ポートP_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル論理演算処理を用いて実現できるようになるといった効果を奏する。

【0146】続いて、暴走監視装置10で実行される暴走監視方法の実施形態を説明する。

【0147】図2は、図1の暴走監視装置10で実行される暴走監視方法を説明するためのフローチャートである。なお、暴走監視装置の実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0148】暴走監視方法は、情報処理装置20の動作中における暴走状態の発生を監視し、暴走状態の発生を検出した際に、この暴走状態から情報処理装置20を速やかに且つ確実に復帰させる制御を実行する方法であって、タイミング検出手段とイベント判定処理工程を有しており、前述の暴走監視装置10が実行可能なプログラムコードに依って記述されている。

【0149】なお、この様なプログラムコードは、暴走監視装置10に搭載されている前述のプログラム記憶用のROMに記憶されていてもよいし、フロッピディスクに記録された状態で暴走監視装置10に設けられたフロッピードライブを介して演算記憶用のRAMにロードできるようしてもよい。この場合、プロセッサは、RAM又はROMに保持されているプログラムコードを実行することに依り、暴走監視処理を実行できる。

【0150】タイミング検出手段は、装置上の未使用状態にある出力ポートP_{rt1}が所定のパルスパターンに基づいて論理的に作成した状態信号20aを受信する工程と、前工程で受信した状態信号20aとパルスパターンを位相比較する工程と、前工程の位相比較の結果に応じた位相信号を論理的に生成する工程を含む工程である。

【0151】イベント判定処理工程は、位相信号に基づいて状態信号20aとパルスパターンの位相の一致判定を論理的に実行する工程と、位相信号に基づいて状態信号20aとパルスパターンのタイミングが一致しないと論理的に判定した際に（則ち、状態信号20aが所定時間以上受信されないと判定した際に）、出力ポートP_{rt1}に対する入出力属性の記述状況に対する制御状況に異常が発生した可能性がある旨を知らせるイベント信号104aを論理的に生成する工程、前工程に統一して、イベント信号104aを用いて装置全体のイニシャライズを指示するリセット命令工程（又はイベント信号104aを用いて出力ポートP_{rt1}のイニシャライズを指示するリセット命令工程）を含む工程である。

【0152】ここでリセット命令工程は、出力ポートP_{rt1}に対する入出力属性が記述されているポート制御用レジスタをイニシャライズしてこのときの入出力属性の再設定をこのときのポート制御用レジスタに対して指示するための工程を含んでいる。

【0153】次に、図面に基づき、暴走監視装置10を用いたマイクロコンピュータの実施形態を説明する。

【0154】図1は、本発明の暴走監視装置10を用いたマイクロコンピュータの実施形態を説明するための機能ブロック図である。なお、暴走監視装置の実施形態又は暴走監視方法の実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0155】図1に示すマイクロコンピュータ20は、メインルーチンの実行に加えて、自己の動作中における

暴走状態の発生を論理演算して検出するための前述の暴走監視方法を実行する暴走監視装置10が搭載され、後述する情報処理方法（暴走監視を含む）を実行する情報処理装置である。

【0156】なお、本実施形態では、マイクロコンピュータ20に混載した実施形態を示すが、これに限定されるものではなく、マイクロコンピュータ20にPCI、PCMCIA、SCSI等のインターフェースを介して暴走監視装置10を外部接続することも可能である。

【0157】本マイクロコンピュータ20は、具体的には、自動車に搭載された車載装置を制御するコントローラ（具体的には、エアコンコントローラ、エンジンコントローラ、オーディオコントローラ、ABSコントローラ等の各種のコントローラ）を意味し、本マイクロコンピュータ20で実行されるメインルーチンとは、エアコンコントローラで実行されるエアコン制御のメインルーチン、エンジン制御のメインルーチン、音響制御のメインルーチン、ABS制御のメインルーチン、等の各種のコントローラ用のメインルーチンを意味する。

【0158】マイクロコンピュータ20は、未使用状態にある複数のポートP_{rt1}、…、P_{rtn}を有し、又、未使用状態にある複数のポートの中から任意の一のポートを出力ポートP_{rt1}に指定し且つ他のポートを入力ポートP_{rt2}に設定すると同時に、信号バターンに基づいて論理的に作成した状態信号20aをこのときの出力ポートP_{rt1}からタイミング検出手段102に出力する制御を実行するプロセッサ202（具体的には、CPU）を有している。

【0159】本実施形態のマイクロコンピュータ20は、メインルーチンの実行中に所定のタイミングで、後述する情報処理方法のプログラムコードを実行する。

【0160】これに依り、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0161】又本実施形態のマイクロコンピュータ20は、メインルーチンの実行中の所定のタイミング毎に、未使用状態にある複数のポートP_{rt1}、…、P_{rtn}の中から、前回の情報処理工程の実行時に出力ポートP_{rt1}に指定した用いたポートを含む任意の一のポートを新たなる出力ポートP_{rt1}として指定して、情報処理方法のプログラムコードを実行することも可能である。具体的には、メインルーチンを10回実行した後に、本実施形態の情報処理方法を1回実行している。

【0162】これに依り、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}、…、P_{rtn}の中から任意の一のポートを出力ポートP_{rt1}に指定して暴走監視装置10に状態信号20aを出力ポートP_{rt1}か

ら送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0163】更に、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}、…、P_{rtn}の中の他のポートを入力ポートP_{rt2}に設定して入力ポートP_{rt2}に状態信号20aを出力ポートP_{rt1}から送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0164】以下の説明では、情報処理装置20に、未使用状態にあるI/Oポートとして第1ポートP_{rt1}と第2ポートP_{rt2}が設けられており、更に、第1ポートP_{rt1}が出力ポートに設定され、第2ポートP_{rt2}が入力ポートに設定されているを仮定する。なお、未使用状態にあるI/Oポートとして複数のI/OポートP_{rt1}、…、P_{rtn}が設けられている場合は、I/OポートP_{rt1}、…、P_{rtn}の中の任意のI/OポートP_{rti}（但し、1≤i≤n）が出力ポートに設定されており、且つI/OポートP_{rti}を除くその他のI/OポートP_{rt1}、…、P_{rti-1}、P_{rti+1}、…、P_{rtn}が入力ポートに設定されていればよい。

【0165】CPU202は、出力ポートP_{rt1}から出力された状態信号20aを入力ポートP_{rt2}で受信すると同時に、このときの入力ポートP_{rt2}で受信した状態信号20aと周波数f_c（=1/T₁=1/T₂、図4参照）を有するパルスバターンを論理的に位相比較し、このときの位相比較の結果に応じて、このときの出力ポートP_{rt1}からの状態信号20aの出力状態を停止する制御を実行する機能を有している。

【0166】この場合、タイミング検出手段102は、CPU202の制御に応じて、出力ポートP_{rt1}から出力される状態信号20aを受信し、このときの受信した状態信号20aと信号バターンを論理的に位相比較し、このときの位相比較の結果に応じた位相信号を論理的に生成することになる。

【0167】又CPU202は、イベント信号104aを受信した際に、装置全体のイニシャライズを実行する機能を有している。

【0168】更にCPU202は、イベント信号104aを受信した際に、出力ポートP_{rt1}のイニシャライズを実行する機能を有している。

【0169】ここで出力ポートP_{rt1}のイニシャライズとは、イベント信号104aを受信した際に、出力ポー

ト P_{rt2}に対する入出力属性の記述状況のイニシャライズを実行することを意味する。

【0170】則ち、イベント信号 104a を受信した際に、CPU202は、出力ポート P_{rt1}に対するポート制御用レジスタをこのときのイベント信号 104a に応じて、イニシャライズしてこのときの入出力属性の再設定をこのときのポート制御用レジスタに対して実行することになる。

【0171】これに依り、CPU202が出力状態を停止制御可能な状態信号 20a をタイミング検出手段 102 を用いて受信し、マイクロコンピュータ 20 の出力ポート P_{rt2}の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段 102 を用いて論理的に生成し、イベント判定手段 104 を用いてマイクロコンピュータ 20 の出力ポート P_{rt1}の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを論理的に判断できるようになる。

【0172】則ち、ポート制御レジスタ値異常やポート回路異常等に代表される I/O ポート暴走状態を検出可能となり、その結果、出力ポート P_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0173】イベント判定手段 104 は、CPU202 の停止制御に応じて、状態信号 20a が所定時間以上受信されないと論理的に判定した際にイベント信号 104a を論理的に生成することになる。

【0174】具体的には、イベント判定手段 104 は、図 4 に示すように、CPU202 の停止制御に応じて、状態信号 20a が所定時間以上受信されないと論理的に判定した際に、このときの停止制御の検出から所定時間（図 4 に示す T3）だけ遅延してイベント信号 104a を論理的に生成することになる。

【0175】これに依り、状態信号 20a が所定時間以上受信されないような状態、則ち、CPU202 の暴走やプログラムの無限ループ等に代表される情報処理装置 20 の暴走状態、又はポート制御レジスタ値異常やポート回路異常等に代表される I/O ポート暴走状態をイベント判定手段 104 が検知できるようになるといった効果を奏する。

【0176】以上説明したように、本実施形態に依れば、マイクロコンピュータ 20 上に未使用状態にある複数のポート P_{rt1}, …, P_{rtm}の中から任意の一のポートを出力ポート P_{rt2}に指定して暴走監視装置 10 に状態信号 20a を出力ポート P_{rt2}から送信することにより、マイクロコンピュータ 20 のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、暴走監視装置 10 と協調して暴走監視を実行できるようになるといった効果を奏する。

【0177】更に、マイクロコンピュータ 20 上に未使用状態にある複数のポート P_{rt1}, …, P_{rtm}の中の他のポートを入力ポート P_{rt2}に設定して入力ポート P_{rt2}に状態信号 20a を出力ポート P_{rt2}から送信することにより、マイクロコンピュータ 20 のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、暴走監視装置 10 と協調して暴走監視を実行できるようになるといった効果を奏する。

【0178】又マイクロコンピュータ 20 の動作状態にかかる位相信号をタイミング検出手段 102 を用いて論理的に生成し、イベント判定手段 104 における任意のパターンを設定可能な信号パターンとの比較判定を用いてマイクロコンピュータ 20 の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く論理的に判断できるようになる。

【0179】則ち、マイクロコンピュータ 20 のプログラム処理に異常が発生して出力ポート P_{rt1}から正常なポート出力信号が検出されないような暴走状態（CPU202 の暴走やプログラムの無限ループ等に代表されるマイクロコンピュータ 20 の暴走状態）を検出可能となり、その結果、マイクロコンピュータ 20 に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0180】更に、マイクロコンピュータ 20 の出力ポート P_{rt2}の動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段 102 を用いて論理的に生成し、イベント判定手段 104 を用いてマイクロコンピュータ 20 の出力ポート P_{rt1}の動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを論理的に判断できるようになる。

【0181】則ち、ポート制御レジスタ値異常やポート回路異常等に代表される I/O ポート暴走状態を検出可能となり、その結果、出力ポート P_{rt1}に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0182】統いて、情報処理装置 20 で実行される情報処理方法の実施形態を説明する。

40 【0183】図 2 は、図 1 のマイクロコンピュータ 20 が実行する情報処理方法を説明するためのフローチャートである。なお、暴走監視装置の実施形態、暴走監視方法の実施形態又はマイクロコンピュータの実施形態において既に記述したものと同一の部分については、同一符号を付し、重複した説明は省略する。

【0184】情報処理方法は、図 2 に示すように、マイクロコンピュータ 20 の動作中における暴走状態の発生を監視し（ステップ S3-1）、暴走状態の発生を検出した際に（ステップ S3-1 の [有]）、この暴走状態 50 からマイクロコンピュータ 20 を速やかに且つ確実に復

帰させる制御を実行する方法であって、前述の暴走監視方法を実行する工程に加えて、情報処理工程（ステップS5）を有しており、前述のマイクロコンピュータ20が実行可能なプログラムコードに依って記述されている。

【0185】なお、この様なプログラムコードは、マイクロコンピュータ20に搭載されている前述のプログラム記憶用のROMに記憶されていてもよいし、フロッピディスクに記録された状態で暴走監視装置10に設けられたフロッピードライブを介して演算記憶用のRAMにコードできるようにしてもよい。この場合、プロセッサは、RAM又はROMに保持されているプログラムコードを実行することに依り、暴走監視機能を実行できる。

【0186】本マイクロコンピュータ20で実行されるメインルーチン（ステップS1→ステップS2→ステップS3→ステップS4→ステップS3又はステップS6）とは、エアコンコントローラで実行されるエアコン制御のメインルーチン、エンジン制御のメインルーチン、音響制御のメインルーチン、ABS制御のメインルーチン、等の各種のコントローラ用のメインルーチンを意味する。

【0187】本情報処理方法のプログラムコード（ステップS5）は、メインルーチンの実行中に所定のタイミング（ステップS3-1）で、マイクロコンピュータ20に依って実行される。

【0188】これに依り、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0189】又本情報処理方法のプログラムコード（ステップS5）を、メインルーチンの実行中の所定のタイミング（ステップS3-1）毎に、未使用状態にある複数のポートP_{rt1}、…、P_{rtn}の中から、前回の情報処理工程の実行時に出力ポートP_{rt1}に指定した用いたポートを含む任意の一のポートを新たな出力ポートP_{rt1}として指定して実行することも可能である。具体的には、メインルーチンを10回実行した後に（則ち、10回のループ処理を実行した後に）、本実施形態の情報処理方法（ステップS5）を1回実行している。

【0190】これに依り、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}、…、P_{rtn}の中から任意の一のポートを出力ポートP_{rt1}に指定して暴走監視装置10に状態信号20aを出力ポートP_{rt1}から送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになると

いった効果を奏する。

【0191】更に、マイクロコンピュータ20上に未使用状態にある複数のポートP_{rt1}、…、P_{rtn}の中の他のポートを入力ポートP_{rt2}に設定して入力ポートP_{rt2}に状態信号20aを出力ポートP_{rt1}から送信することにより、マイクロコンピュータ20のメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置10と協調して暴走監視を実行できるようになるといった効果を奏する。

【0192】図3は、図2の情報処理方法において情報処理装置20が実行する暴走検出処理を説明するためのフローチャートである。

【0193】図3に示す情報処理方法（ステップS5）は、マイクロコンピュータ20が、未使用状態にある複数のポートP_{rt1}、…、P_{rtn}の中から任意の一のポートを出力ポートP_{rt1}に指定し（ステップP3-3又はステップP2-13）、且つ他のポートを入力ポートP_{rt2}に設定する工程（ステップP3-2又はステップP2-12）と、前工程に統いて、デジタルパルスバターンに基づいて論理的に作成した状態信号20aをこのときの出力ポートP_{rt1}からタイミング検出処理工程に出力する制御を実行する工程（ステップP5、ステップP2-3又はステップP2-14）を含んでいる。メインルーチンの実行中の所定のタイミング毎に実行される情報処理工程を有している点に特徴がある。

【0194】ここで、デジタルパルスバターンは所定のパルスバターン又は周波数f_c（=1/T₁=1/T₂）を有するパルスバターンである。

【0195】マイクロコンピュータ20が実行する情報処理工程は、出力ポートP_{rt1}から出力された状態信号20aを入力ポートP_{rt2}で受信する工程と、前工程に統いて、このときの入力ポートP_{rt2}で受信した状態信号20aとデジタルパルスバターンを論理的に位相比較し（ステップP2のY→ステップP3のY→ステップP4、ステップP2のY→ステップP3のN→ステップP3-1、ステップP2のN→ステップP2-1のY→ステップP2-2、又はステップP2のN→ステップP2-1のN→ステップP2-11）、このときの位相比較の結果に応じて、このときの出力ポートP_{rt1}からの状態信号20aの出力状態を停止する制御を実行する工程（ステップP4のN→ステップP7→ステップP8、ステップP3-1のN→ステップP7→ステップP8、ステップP2-2のN→ステップP7→ステップP8、又はステップP2-11のN→ステップP7→ステップP8）を含んでいる。

【0196】暴走監視装置10が実行するタイミング検出処理工程は、情報処理工程の実行中の所定のタイミング毎に、情報処理工程の制御に応じて出力ポートP_{rt1}

から出力される状態信号 20a を受信し、このときの受信した状態信号 20a とデジタルパルスパターンを論理的に位相比較し、このときの位相比較の結果に応じた位相信号を論理的に生成する工程を含んでいる。

【0197】暴走監視装置 10 が実行するイベント判定処理工程は、情報処理工程の停止制御に応じて状態信号 20a が所定時間（則ち、図 4 に示す T3）以上受信されないと論理的に判定した際に、このときの停止制御の検出から所定時間（則ち、図 4 に示す T3）遅延してイベント信号 104a を論理的に生成する工程を含んでいる。 10

【0198】又情報処理工程は、イベント信号 104a を受信した際に、情報処理装置 20 の全体のイニシャライズを実行する工程を含んでいる。

【0199】又情報処理工程は、マイクロコンピュータ 20 が、イベント信号 104a を受信した際に、出力ポート P10 に対するポート制御用レジスタをこのときのイベント信号 104a に応じてイニシャライズしてこのときの入出力属性の再設定を、このときのポート制御用レジスタに対して実行する。本実施形態では、イニシャライズの処理を図 2 に示す初期設定のルーチンプログラム（ステップ S2）を実行することにより実現することが、ソフトウェアコストの点から望ましい。 20

【0200】情報処理工程は、復帰処理工程（ステップ P6）の実行によって、プログラム制御がステップ S4 のループ処理判定工程に移される。

【0201】

【発明の効果】請求項 1 に記載の発明に依れば、情報処理装置の動作状態にかかる位相信号をタイミング検出手段を用いて生成し、イベント判定手段における任意のパターンを設定可能な信号パターンとの比較判定を用いて情報処理装置の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0202】則ち、情報処理装置のプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態を検出可能となり、その結果、情報処理装置に対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。 30

【0203】更に、情報処理装置の出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いて情報処理装置の出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。 40

【0204】則ち、ポート制御レジスタ値異常やポート回路異常等に代表される I/O ポート暴走状態を検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになる。 50

うになるといった効果を奏する。

【0205】請求項 2 に記載の発明に依れば、請求項 1 に記載の効果に加えて、情報処理装置の動作状態にかかるデジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段における任意のパターンを設定可能でデジタル演算処理が容易なパルスパターンとのデジタル位相比較判定を用いて情報処理装置の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0206】則ち、情報処理装置のプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態をデジタル演算処理を用いて検出可能となり、その結果、情報処理装置に対するイニシャライズ処理を強制的に実行する暴走監視機能をデジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0207】更に、情報処理装置の出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかるデジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いて情報処理装置の出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかをデジタル演算処理を用いて判断できるようになる。

【0208】則ち、ポート制御レジスタ値異常やポート回路異常等に代表される I/O ポート暴走状態をデジタル演算処理を用いて検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能をデジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0209】請求項 3 に記載の発明に依れば、請求項 1 に記載の効果に加えて、パルスパターンの周波数を一の周波数に固定することによって、パルスパターンに重畠する位相情報の位相精度を向上させることができるようになるといった効果を奏する。

【0210】この結果、情報処理装置の動作状態にかかる高精度のデジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段における任意のパターンを設定可能で高精度のデジタル演算処理が容易な一の周波数を有するパルスパターンとの高精度のデジタル位相比較判定を用いて情報処理装置の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0211】則ち、情報処理装置のプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態を高精度のデジタル演算処理を用いて検出可能となり、その結果、情報処理装置に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のデジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0212】更に、情報処理装置の出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いて情報処理装置の出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のディジタル演算処理を用いて判断できるようになる。

【0213】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0214】請求項4に記載の発明に依れば、請求項1に記載の効果に加えて、状態信号が所定時間以上受信されないような状態、則ち、プロセッサの暴走やプログラムの無限ループ等に代表される情報処理装置暴走状態、又はポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態をイベント判定手段が検知できるようになるといった効果を奏する。

【0215】この結果、情報処理装置のプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、情報処理装置に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0216】更に、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0217】請求項5に記載の発明に依れば、請求項3又は4に記載の効果に加えて、パルスパターンの周波数を一の周波数に固定することによって、パルスパターンに重複する位相情報の位相精度を向上させることができるようになるといった効果を奏する。

【0218】この結果、情報処理装置の動作状態にかかる高精度のディジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段における任意のパターンを設定可能で高精度のディジタル演算処理が容易な一の周波数を有するパルスパターンとの高精度のディジタル位相比較判定を用いて情報処理装置の動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0219】則ち、情報処理装置のプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態を高精度のディジタル演算処

理を用いて検出可能となり、その結果、情報処理装置に対するリセット処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0220】請求項6に記載の発明に依れば、請求項3又は4に記載の効果に加えて、情報処理装置の出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いて情報処理装置の出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のディジタル演算処理を用いて判断できるようになる。

【0221】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートに対するリセット処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0222】請求項7に記載の発明に依れば、請求項5又は6に記載の効果に加えて、情報処理装置の出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いて情報処理装置の出力ポートの入出力属性の記述状況にかかる出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを高精度のディジタル演算処理を用いて判断できるようになる。

【0223】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0224】請求項8に記載の発明に依れば、請求項7に記載の効果に加えて、情報処理装置の出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる高精度のディジタル位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いて情報処理装置の出力ポートの入出力属性の記述状況にかかる出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを、出力ポートの入出力属性の記述状況を用いた高精度のディジタル演算処理に依り詳細に判断できるようになる。

【0225】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を、出力ポートの入出力属性の記述状況を用いた高精度のディジタル演算処理に依り詳細に検出可能となり、その結果、

出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0226】請求項9に記載の発明に依れば、請求項1に記載の効果と同様の効果を奏する。

【0227】請求項10に記載の発明に依れば、請求項2に記載の効果と同様の効果を奏する。

【0228】請求項11に記載の発明に依れば、請求項3に記載の効果と同様の効果を奏する。

【0229】請求項12に記載の発明に依れば、請求項4に記載の効果と同様の効果を奏する。 10

【0230】請求項13に記載の発明に依れば、請求項5に記載の効果と同様の効果を奏する。

【0231】請求項14に記載の発明に依れば、請求項6に記載の効果と同様の効果を奏する。

【0232】請求項15に記載の発明に依れば、請求項7に記載の効果と同様の効果を奏する。

【0233】請求項16に記載の発明に依れば、請求項8に記載の効果と同様の効果を奏する。

【0234】請求項17に記載の発明に依れば、請求項1乃至4のいずれか一項に記載の効果に加えて、マイクロコンピュータ上に未使用状態にある複数のポートの中から任意の一のポートを前記出力ポートに指定して暴走監視装置に状態信号を出力ポートから送信することにより、マイクロコンピュータのメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、暴走監視装置と協調して暴走監視を実行できるようになるといった効果を奏する。 20

【0235】更に、マイクロコンピュータ上に未使用状態にある複数のポートの中の他のポートを入力ポートに設定して入力ポートに状態信号を出力ポートから送信することにより、マイクロコンピュータのメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、暴走監視装置と協調して暴走監視を実行できるようになるといった効果を奏する。

【0236】又マイクロコンピュータの動作状態にかかる位相信号をタイミング検出手段を用いて生成し、イベント判定手段における任意のパターンを設定可能な信号パターンとの比較判定を用いてマイクロコンピュータの動作状態が正常であるか、暴走状態にあるかを正確に且つ再現性良く判断できるようになる。

【0237】則ち、マイクロコンピュータのプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態（具体的には、プロセッサの暴走やプログラムの無限ループ等に代表されるマイクロコンピュータ暴走状態）を検出可能となり、その結果、マイクロコンピュータに対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0238】更に、マイクロコンピュータの出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いてマイクロコンピュータの出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。

【0239】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0240】請求項18に記載の発明に依れば、請求項17に記載の効果に加えて、プロセッサが出力状態を変更制御可能な状態信号をタイミング検出手段を用いて受信し、マイクロコンピュータの出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いてマイクロコンピュータの出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。

【0241】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0242】請求項19に記載の発明に依れば、請求項17に記載の効果に加えて、プロセッサが出力状態を停止制御可能な状態信号をタイミング検出手段を用いて受信し、マイクロコンピュータの出力ポートの動作モード、ポート制御レジスタ状態、ポート回路の動作にかかる位相信号をタイミング検出手段を用いて生成し、イベント判定手段を用いてマイクロコンピュータの出力ポートの動作モードの設定状態、ポート制御レジスタの動作状態、又はポート回路の動作状態が正常であるか、暴走状態にあるかを判断できるようになる。

【0243】則ち、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を実現できるようになるといった効果を奏する。

【0244】請求項20に記載の発明に依れば、請求項2又は3に記載の効果と同様の効果を奏する。

【0245】請求項21に記載の発明に依れば、請求項19又は20に記載の効果に加えて、状態信号が所定時間以上受信されないような状態、則ち、プロセッサの暴走やプログラムの無限ループ等に代表される情報処理装置暴走状態、又はポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態をイベント

判定手段が検知できるようになるといった効果を奏する。

【0246】この結果、停止制御の検出から所定時間だけ遅延して生成されるイベント信号を用いて、情報処理装置のプログラム処理に異常が発生して出力ポートから正常なポート出力信号が検出されないような暴走状態を検出可能となり、その結果、情報処理装置に対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0247】更に、ポート制御レジスタ値異常やポート回路異常等に代表されるI/Oポート暴走状態を高精度のディジタル演算処理を用いて検出可能となり、その結果、出力ポートに対するイニシャライズ処理を強制的に実行する暴走監視機能を高精度のディジタル演算処理を用いて実現できるようになるといった効果を奏する。

【0248】請求項2に記載の発明に依れば、請求項5に記載の効果と同様の効果を奏する。

【0249】請求項3に記載の発明に依れば、請求項6に記載の効果と同様の効果を奏する。

【0250】請求項4に記載の発明に依れば、請求項7に記載の効果と同様の効果を奏する。

【0251】請求項5に記載の発明に依れば、請求項8に記載の効果と同様の効果を奏する。

【0252】請求項6に記載の発明に依れば、請求項17に記載の効果と同様の効果を奏する。

【0253】請求項7に記載の発明に依れば、請求項18に記載の効果と同様の効果を奏する。

【0254】請求項8に記載の発明に依れば、請求項19に記載の効果と同様の効果を奏する。

【0255】請求項9に記載の発明に依れば、請求項20に記載の効果と同様の効果を奏する。

【0256】請求項10に記載の発明に依れば、請求項21に記載の効果と同様の効果を奏する。

【0257】請求項11に記載の発明に依れば、請求項5に記載の効果と同様の効果を奏する。

【0258】請求項12に記載の発明に依れば、請求項6に記載の効果と同様の効果を奏する。

【0259】請求項13に記載の発明に依れば、請求項7に記載の効果と同様の効果を奏する。

【0260】請求項14に記載の発明に依れば、請求項8に記載の効果と同様の効果を奏する。

【0261】請求項15に記載の発明に依れば、請求項33に記載の効果に加えて、マイクロコンピュータのメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視

装置と協調して暴走監視を実行できるようになるといった効果を奏する。

【0262】請求項36に記載の発明に依れば、請求項26乃至35のいずれか一項に記載の効果に加えて、マイクロコンピュータ上に未使用状態にある複数のポートの中から任意の一のポートを前記出力ポートに指定して暴走監視装置に状態信号を出力ポートから送信することにより、マイクロコンピュータのメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置と協調して暴走監視を実行できるようになるといった効果を奏する。

【0263】更に、マイクロコンピュータ上に未使用状態にある複数のポートの中の他のポートを入力ポートに設定して入力ポートに状態信号を出力ポートから送信することにより、マイクロコンピュータのメインルーチンにおけるポートの使用スケジュールやメインルーチンのスループットに影響を与えることなく、メインルーチンの実行中の所定のタイミングで、暴走監視装置と協調して暴走監視を実行できるようになるといった効果を奏する。

【図面の簡単な説明】

【図1】本発明の暴走監視装置、及びこれを用いたマイクロコンピュータの実施形態を説明するための機能ブロック図である。

【図2】図1のマイクロコンピュータが実行する情報処理方法を説明するためのフローチャートである。

【図3】図2の情報処理方法においてマイクロコンピュータが実行する暴走検出処理を説明するためのフローチャートである。

【図4】図2の情報処理方法が実行される際のイベント信号及び状態信号のタイミングチャートである。

【図5】暴走監視機能を有する従来のマイクロコンピュータを説明するための機能ブロック図である。

【図6】図5の情報処理方法が実行される際のポート出力信号及びリセット信号のタイミングチャートである。

【符号の説明】

10 暴走監視装置（ウォッチ・ドッグ・タイマ）

102 タイミング検出手段

104 イベント判定手段

104a イベント信号（リセット信号）

20 マイクロコンピュータ

20a 状態信号

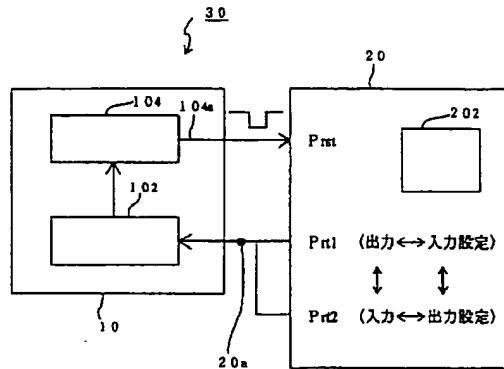
202 プロセッサ（CPU）

Prt1 第1ポート

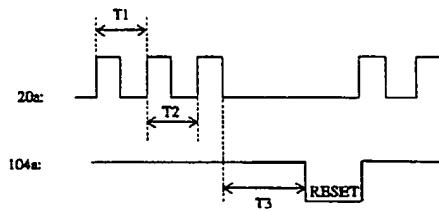
Prt2 第2ポート

Prst リセット端子

【図1】

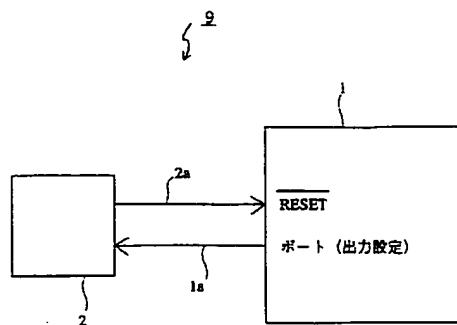


【図4】

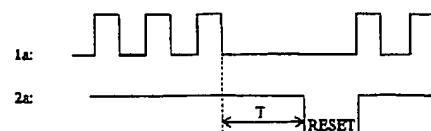


1.0 … 基走監視装置 (ウォッチ・ドッグ・タイマ)
 1.02 … タイミング検出手段
 1.04 … イベント判定手段
 1.04a … イベント信号 (リセット信号)
 2.0 … マイクロコンピュータ
 2.0a … 状態信号
 2.02 … プロセッサ
 Pm1 … 第1ポート
 Pm2 … 第2ポート
 Pm3 … リセット端子

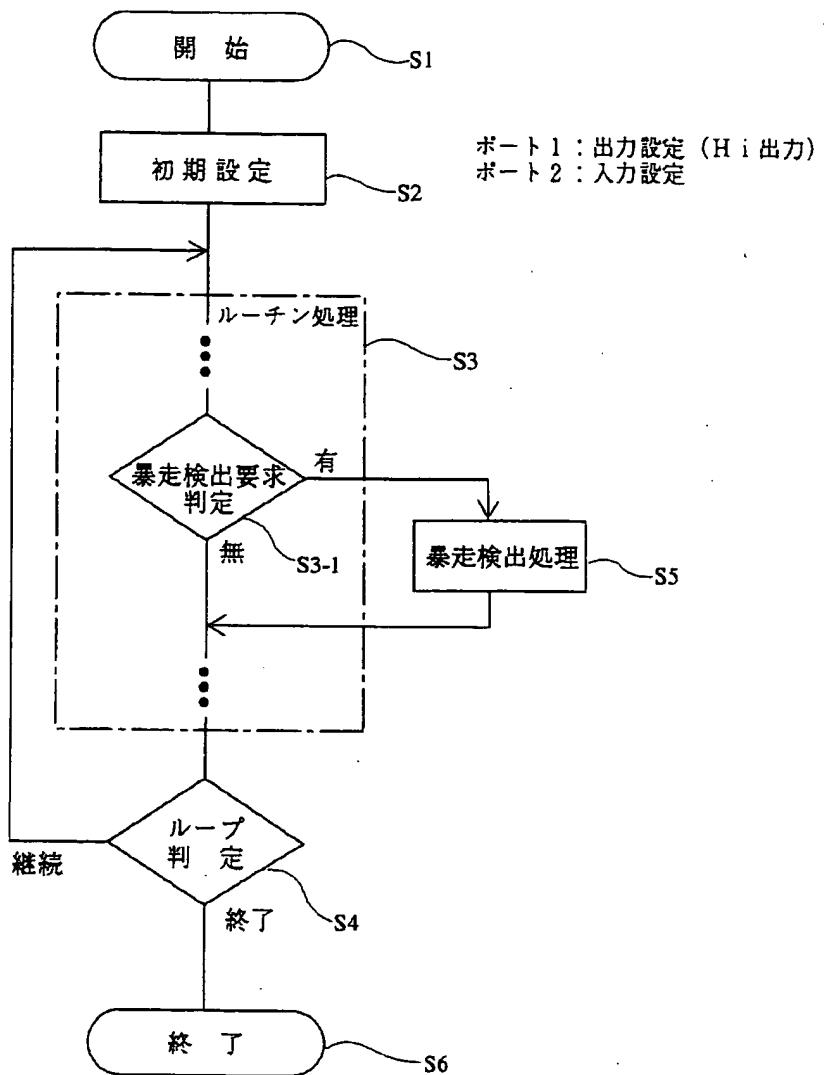
【図5】



【図6】



[図2]



[図3]

